

学位論文内容の要旨

報告番号	先端科学技術甲第 152 号	氏 名	金子 博昭
論文題目	FPGA 搭載プロセッサの高温試験に関する研究		

近年、集積回路（IC）の新技术による進化は止まることを知らない。2022 年下半期には 3nm プロセスのチップ量産が始まると伝えられている。最新の IC は情報通信技術の原動力となり、情報家電や車載機器、スマートフォンなど、身近で恩恵を受ける製品への応用がますます進んでいる。これらの製品ばかりでなく、広く製品開発の短 TAT 化と、製品製造の変品種変量形態が要求されている。このような背景から、その場でプログラム可能なゲートアレイ（Field Programmable Gate Array : FPGA）のエンドユーザ向け製品への採用が拡大しつつある。一方最近では、厳しい動作環境における高信頼性が、FPGA にも要求されてきている。自動運転対応車載制御、5G 対応通信インフラ、インダストリー4.0 対応製造ライン、及び探査衛星などに向けた高信頼性製品への FPGA 採用増が要因の一つであろう。

このような状況にあつて、メーカーは高温における高信頼性を保証するために、出荷に際して恒温槽によるスクリーニングを行う。また、FPGA メーカーが提供するユーザ向け開発環境には、設計保証に備えた動作速度や、消費電力、チップ温度を見積る機能の組み込みを進めている。しかしながら、実装する回路の種類・性質により、見積り精度のばらつき幅が数百倍に及ぶ場合がある。

本論文は、FPGA 加熱用プロセッサの開発、FPGA 搭載プロセッサを加熱する内部加熱器の開発と、これらを応用した研究についてまとめている。恒温槽を使用せず、加えて見積り結果を過度に依存することなく、ユーザに高温試験の環境を提供する。ユーザによる高温試験を対象とする研究は非常に少なく、低コスト FPGA 加熱方式の確立を目的として、リングオシレータの高速・高頻度動作による内部加熱能力に着目した。提案する内部加熱器は、高温試験に必要な温度が変更されても、FPGA 回路再構成で柔軟に対応できる。FPGA 構成要素として最も一般的な基本論理ブロック（CLB）と配線チャンネルを使い、単純なリングオシレータの組合せで構成するからである。

本論文は全 6 章で構成されている。

第 1 章では、本研究の背景として FPGA に関する信頼性保証の特徴と解決すべき課題を示し、本研究の目的について述べている。加えて、最近の FPGA の特徴を確認し、背景と目的を補足している。さらに、本論文の構成と各章の概要についてまとめている。

第 2 章では、熱が FPGA にもたらす不利益な問題と、対極にある有益な利用について述

べている。問題については、まず IC 全般にわたる共通点から明らかにした。利用については、FPGA 高温試験向けの温度環境を供する内部加熱器の有用性に期待している。内部加熱器は、熱により上昇するチップ温度を要因として動作速度など低下する IC 性能に着目し、FPGA に搭載するプロセッサを試験対象回路としている。

第 3 章では、内部加熱器を実装する FPGA の規模的な制約を背景として、搭載プロセッサの加熱能力について述べている。プログラムとデータの性質がおよぼす消費電力への影響、及び加熱への影響からチップ温度への関係を把握し、この関係のモデルを推定した。また、レジスタ転送レベルから新たに定義する 32bit プロセッサを FPGA に実装し、効率的にチップを加熱する発熱プログラムについてチップ温度データを収集した。さらに、4 種のプロセッサ動作速度と 5 種の発熱プログラムを組み合わせることにより、プロセッサの同期クロック信号に 1 次線形とみなせる FPGA の加熱特性を明らかにした。

第 4 章では、FPGA の高温試験を必要とする状況を背景として、リングオシレータを利用し、FPGA デバイス自体が柔軟に発熱する内部加熱器について述べている。内部加熱器は最大定格が定める温度である 125°C までのチップ加熱を目標とした。内部加熱器をプロセッサと FPGA に統合する実験環境を開発した。内部加熱器を構成する遅延素子の遅延段数 1~63 と駆動段数 63~1、活性化する加熱モジュール数最大 1,000 組とする制御パラメータを組み合わせ、チップ温度へ与える影響を解析した。内部加熱器には、これまでの研究では見られない、ゲーテッド遅延素子を多段に直列接続する拡張駆動構造とした。拡張駆動構造は、直列接続の先頭となる拡張駆動段出力の発振周波数とともに、配線路長を制御する。配線路には配線チャンネルを割り当て、金属配線とドライバを発熱に作用させる。実装には、発熱しにくい低消費電力 FPGA の中から中規模デバイスを選択した。内部加熱器を 3 種の制御パラメータを設定できるように実装し、設定の組合せがチップ温度へ与える影響を解析した。チップ温度を推奨動作温度 85°C 以上に加熱するには LUT 占有率で 29%、及び 125°C まで加熱するには LUT 占有率 54% の FPGA リソースを使用する実装結果となった。この結果から、提案内部加熱器は高速・高性能 FPGA に実装する従来のリングオシレータと比較して、最大チップ温度、及び温度変化に対する LUT 使用数比は同一オーダーでありながら、同程度の消費電力による加熱能力を示している。

第 5 章では、高温環境下で回路が速度マージン不足となる状況を背景として、初期段階のプロセッサ開発向け機械語モニタの実装手法について述べている。提案実装手法は、プロセッサの命令セットアーキテクチャに依存しないハードウェア記述言語 (HDL) によりモニタ機能を記述し、プロセッサの HDL 記述と合流させた。FPGA に実装する機械語モニタの機能は、プロセッサ設計経験者 6 名へのアンケート回答結果によって選択した。プロセッサと統合したモニタ機能を持つ FPGA を開発し、それぞれ 100 MHz と 50 MHz の同期クロック信号を用いて動作させ、モニタ機能を正しく提供することを確認した。

最後に第 6 章では、本研究を総括するとともに、今後の展開と課題を述べている。