

課題番号	Q21T-02
課題名 (和文)	IoTのための超小型 CMOS-MEMS 混載センサシステムの実現
課題名 (英文)	Ultra-compact CMOS-MEMS Mixed Sensor System for IoT
研究代表者	所属 (学部、学科・学系・系列、職位) 工学部 電子システム工学科 教授 氏名 小松 聡
共同研究者	所属 (学部、学科・学系・系列、職位) 工学研究科 電子システム工学専攻 修士課程 氏名 清水 優作
	所属 (学部、学科・学系・系列、職位) 工学研究科 電子システム工学専攻 修士課程 氏名 佐藤 優大
	所属 (学部、学科・学系・系列、職位) 工学研究科 電子システム工学専攻 修士課程 氏名 鈴木 崇仁
	所属 (学部、学科・学系・系列、職位) 工学研究科 電子システム工学専攻 修士課程 氏名 前澤 龍平

#### 研究成果の概要 (和文)

本研究では、集積回路(Very Large Scale Integration: VLSI)と MEMS(Micro-Electro-Mechanical-Systems) センサを CMOS プロセスによる同一のチップ上に混載することで、より小型で高性能な MEMS-CMOS 混載センサシステムを実現することを目指して研究を行った。静電容量式 MEMS 加速度センサ、ピエゾ抵抗型 MEMS 圧力センサを CMOS プロセスで実現することで、センサ信号の読み出し回路 (CV 変換回路、容量ブリッジ回路) と混載することを実現し、シミュレーションと実測により評価を行った。

#### 研究成果の概要 (英文)

This research aims to realize ultra-compact and high-performance CMOS-MEMS mixed sensor system by implementing both of VLSI (Very Large Scale Integration) and MEMS (Micro Electro-Mechanical Systems) sensor into a silicon chip. Capacitive accelerometers and piezo resistive pressure sensor are integrated with read-out circuits such as CV converter, capacitive bridge and evaluated by simulation and measurements.

## 1. 研究開始当初の背景

近年のIoT (Internet of Things)社会では、様々な環境情報を感知するために膨大な数の「センサ」が室内外を問わず動作することになる。一般にこれらのセンサは加速度、温度、光の強度、湿度、などのそれぞれの物理量に特化した「センサモジュール」とその制御や出力信号の処理を行う「コントローラ」が別々の部品として供給され、プリント基板上で「センサシステム」が構築される。必然的に、センサシステムの大きさは各部品のサイズによって制限があり、また、個別の部品間の通信のオーバーヘッドにより性能上の制限も存在する。このような背景から、社会に存在する膨大な数のセンサをできるだけ少ない部品点数で、かつ、小さなサイズで実現することによって、今後のIoT社会のさらなる発展を促すことができるといえる。

現在では、MEMS (Micro-Electro Mechanical Systems) 技術を用いることによって小型なセンサモジュールを実現することが可能となったが、そのプロセスはMEMSデバイスの作製に特化したものである。一方で、集積回路 (Very Large Scale Integration: VLSI)は非常に微細なトランジスタを大量にシリコンチップ上にCMOSプロセスを用いて実装することで大規模な回路を実現することが可能である。基本的に両者の製造プロセスは異なるため、従来はMEMSによるセンサモジュールとCMOSによる制御回路/処理回路は別々の部品として実装されている。

このような背景を踏まえ、本研究課題では今後のIoT社会の発展のために、CMOS技術とMEMS技術の融合による、超小型CMOS-MEMS混載センサシステムの実現に取り組む。

## 2. 研究の目的

本研究では、集積回路 (Very Large Scale Integration: VLSI) と MEMS (Micro-Electro-Mechanical-Systems)センサを CMOS プロセスによる同一のチップ上に混載することで、より小型で高性能なMEMS-CMOS混載センサシステム

を実現することを目指す。MEMS センサやそれを制御するマイコンなどが個別の電子部品としてプリント基板上で組合せて実装されている従来のシステムに対し、本研究では図1に示すような1つのチップ上にMEMS センサと CMOS 集積回路を混載することで、より高速なセンサ信号の読み出し、大容量のデータ処理、消費電力の削減、といった混載によるメリットを生かした CMOS-MEMS 混載センサシステムを実現する。

具体的なゴールを以下に示す。

- ・CMOS-MEMS 混載センサシステムを 2.5mm×2.5mm 程度のシリコンチップ上に実現する。
- ・圧力センサ、加速度センサの混載センサシステムを実現し、リアルタイム処理ができることを確認する。
- ・混載したセンサシステムの測定・評価により、実アプリケーションでの有効性の実証をする。

## 3. 研究の方法

本研究では、超小型 CMOS-MEMS 混載センサシステムの提案・実現とその実証評価を行うために、大きく分けて以下の項目について研究を行った。

### 3. 研究の方法

#### 静電容量式 MEMS 加速度センサの設計

静電容量式加速度センサは、浮遊構造を持つ錘とキャパシタの役割を果たす楕円形状の可動電極と固定電極によって構成される。加速度センサの上面図を図1に示す。加速度によって可動電極が変動すると、楕円電極間距離が変化する。

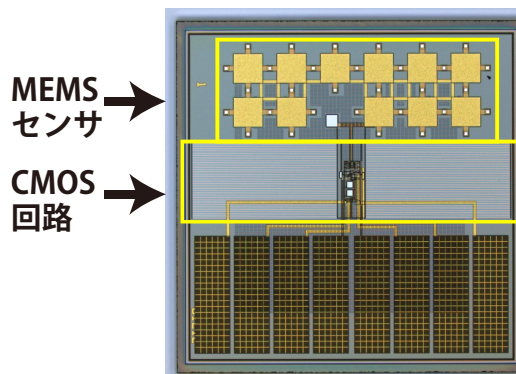


図1. MEMS-CMOS 混載センサシステム

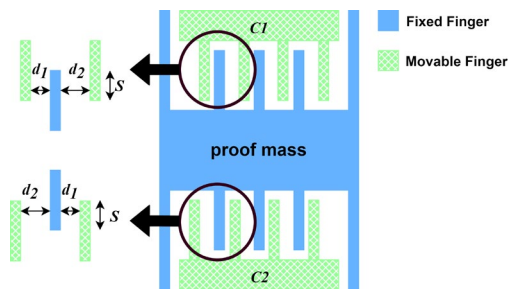


図 2. 静電容量式加速度センサの上上面図

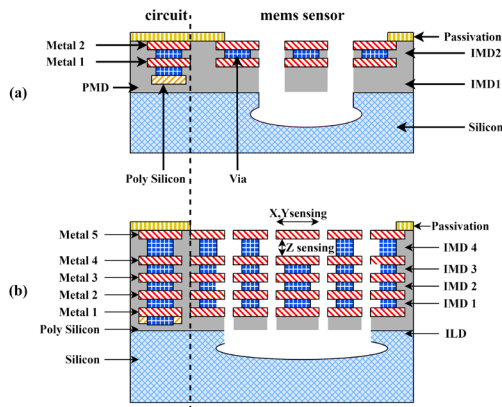


図 3. CMOS プロセスによる加速度センサの構造

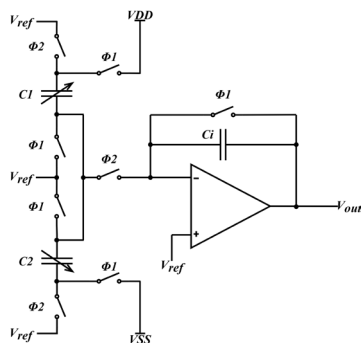
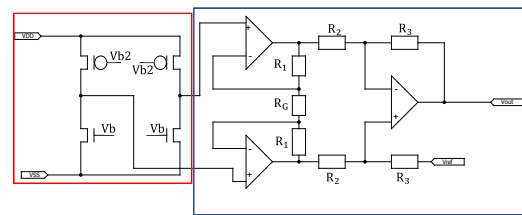


図 4 集積した 1 軸向け CV 変換回路

0.8  $\mu\text{m}$  CMOS プロセスを用いて加速度センサを設計した。加速度センサの構造図を図 2 に示す。0.8  $\mu\text{m}$  CMOS プロセスで設計した加速度センサの構造図は図 2(a) である。加速度センサの形状はアルミニウム電極 (Metal 1, Metal 2) とアルミニウム電極間を接続するタングステンビア (Via) で構成される。また、0.18  $\mu\text{m}$  CMOS プロセスで設計した加速度センサの構造図を図 2(b) である。加速度センサの形状は、アルミニウム (Metal 1 -Metal 4) 電極とアルミニウム電極間を接続するタングステンビア (Via) で構成され



圧力センサ  
(ホイートストンブリッジ回路)

計装アンプ  
(増幅部分)

図 5. ホイートストンブリッジ回路+計装アンプ

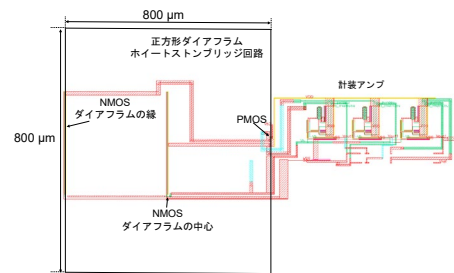


図 6. 圧力センサのレイアウト

る。また、アルミニウム電極 (Metal 5) を Z 軸の電極とした。0.8  $\mu\text{m}$  CMOS プロセスを用いた 1 軸向け CV 変換回路を設計した。加速度センサから得られる値が静電容量値のため、スイッチトキャパシタを用いた CV 変換回路を採用した。利点として、低ノイズで回路内の寄生容量の影響を受けにくく、大きな帰還抵抗を必要としない点である。1 軸向け加速度センサに集積した CV 変換回路を図 4 に示す。回路図内の可変容量部分が MEMS 加速度センサに相当する。MEMS 加速度センサの差動静電容量変化に応じて電圧が出力される。

### ピエゾ抵抗型 MEMS 圧力センサの設計

0.8  $\mu\text{m}$  CMOS プロセスを用いてホイートストンブリッジ回路と計装アンプを組み合わせた回路の試作を行った。図 1 にホイートストンブリッジ回路と計装アンプを組み合わせた回路の回路図を示す。PMOS と NMOS を組み合わせた回路となっている。

図 6 に圧力センサのレイアウトを示す。PMOSFET はそれぞれダイアフラムの縁に配置しており、NMOSFET はダイアフラムの縁と中心に配置している。ダイアフラムの縁と中心では応

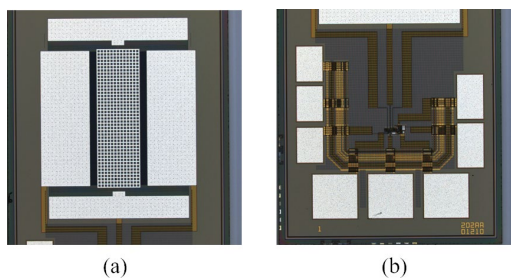


図 7. ファウンドリで製造されたチップ

表 1. X 軸方向に加速度を印加した時の出力結果

検出軸	1	2(X)	2(Y)
加速度 0 m/s <sup>2</sup> 時 [V]	2.50	2.50	2.50
加速度 + 9.8 m/s <sup>2</sup> 時 [V]	2.71	2.56	2.51
加速度 - 9.8 m/s <sup>2</sup> 時 [V]	2.29	2.44	2.50
回路感度 [mV/m/s <sup>2</sup> ]	21.6	5.74	0.43

力値が異なるため NMOSFET のドレイン電流の変化も中心と縁で異なり、計装アンプの差動入力 が崩れることで出力電圧が圧力によって変化す るような配置となっている。ダイアフラムの大き さは 800 μm × 800 μm であり、厚さは 4.32 μm である。図 3 にダイアフラムの断面図を示す。チ ップの基板を裏面からエッチングすることによ ってダイアフラムに圧力を加えた際にダイアフ ラムが歪むことのできるような形状を形成する。

#### 4. 研究成果

##### 静電容量式 MEMS 加速度センサの試作・評価

ファウンドリに製造された段階の MEMS 加速 度センサと CV 変換回路を図 7 に示す。図 7(a) が MEMS 加速度センサ、図 7(b) が CV 変換回 路である。また、表 1 に MEMS 加速度センサと CMOS 集積回路による CV 変換回路を混載した際 の出力電圧の変化のシミュレーション結果を示 す。

##### ピエゾ抵抗型 MEMS 圧力センサの試作・評価

オンセミコンダクター社の 0.8 μm CMOS プ ロセスを用いてピエゾ抵抗型圧力センサの設計 を行った。結果として、0~100 kPa の範囲で回路 図レベルの感度は 15.4 mV/kPa であり、寄生抵抗 と寄生容量を考慮した際の感度は 8.10 mV/kPa であった。従来の研究と比較して高感度であると

いえる。今後は、ファウンドリから届いたチップ に対してプロセスを行い測定を行う予定である。

#### 5. 主な発表論文等

〔学会発表〕(計 5 件)

- ① 清水 優作, 小松 聡, “0.8μm CMOS プロセス を用いた MEMS 加速度センサと CV 変換回 路の統合設計,” 第 34 回 回路とシステムワ ークショップ, 2021 年 8 月.
- ② 前澤 龍平, 小松 聡, “CMOS プロセスを用い た MEMS 圧力センサと CV 変換回路の試作 と評価,” 第 35 回 回路とシステムワークシ ョップ, 2022 年 8 月.
- ③ 前澤 龍平, 小松 聡, “MOSFET のチャンネル 抵抗を用いたピエゾ抵抗型 MEMS 圧力セン サの試作と評価,” 令和 5 年 電気学会全国大 会 3-153, 2023 年 3 月.
- ④ 佐藤 優大, 小松 聡, “静電容量型 MEMS 加 速度センサの自動生成,” 令和 5 年 電気学会 全国大会 3-156, 2023 年 3 月.
- ⑤ Y. Sato, S. Yasunaga, Y. Mita, S. Komatsu, “Automatic Generation System of Capacitive MEMS Accelerometers,” Design, Test, Integration & Packaging of MEMS/MOEMS 2023 (DTIP2023), May 2023. (to be presented)